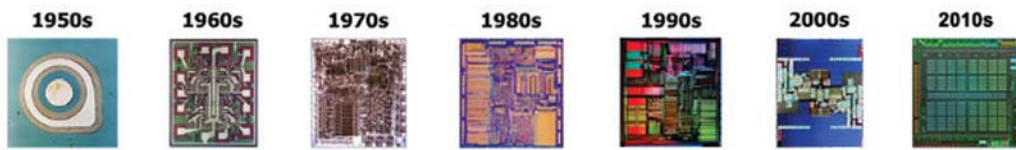


□德霖



神奇的摩尔定律

技术改变世界,芯片毫无疑问是极少数能改变每个人的桂冠级产品。20世纪以来,计算机分别采用继电器、真空管和分立的晶体管作为开关元件,体积十分庞大。20世纪60年代起,人们开始用芯片搭建计算机,伴随着晶体管技术的成熟和芯片集成度的提高,到了20世纪60年代末,只需一颗芯片就能实现大部分计算功能。从物理学家研究晶体内部的电子运动,到芯片成为全球最重要的生产力工具,其实只用了60多年的时间。

1959年,美国著名半导体厂商仙童公司首先推出了平面型晶体管,紧接着于1961年又推出了平面型集成电路。这种平面型制造工艺是在研磨得很平的硅片上,采用一种名为“光刻”的技术来形成半导体电路的元器件,如二极管、三极管、电阻和电容等。只要“光刻”的精度不断提高,元器件的密度也会相应提高,从而具有极大的发展潜力。

1965年,IBM公司开始发售广受欢迎的S360计算机,它采用分立晶体管,售价高达11万美元。同年,全世界约有2万台计算机,平均每16万人才拥有1台。如果芯片价格能以指数速度下降,那么计算机就能变得廉价并普及开来。在此两年前,芯片的销售量达到了50万颗,但仍远低于晶体管的数亿颗,而且芯片的客户几乎都是美国军方,民用市场都被芯片当时高昂的价格吓退了。

这一年,时任仙童半导体公司研究开发实验室主任、后来英特尔创始人之一的摩尔,应邀为《电子学》杂志35周年专刊写了一篇观察评论报告,题目是“让集成电路填满更多的元件”,其目的是为了说服业界相信芯片市场前景广阔。如果能让人们相信未来有这种趋势,那么客户就会放下顾虑并逐渐接受芯片。

摩尔决定从数学中找答案。他注意到,在芯片诞生的头几年,一枚芯片里元件的数量一直在不断地增长,而且似乎很有规律,大约每年翻一番。于是他预测下一个10年中,这种元件数每年翻倍的趋势将持续下去,将从64个增长1000余倍,变成65000个。这意味着,芯片未来不仅价格会大幅下降,芯片性能也会随着规模化生产而得到快速提升。10年后,一颗芯片的性能相当于当时1024颗芯片性能的总和。

摩尔在那篇文章中写道:“我相信,这么大一块集成电路能建造在一片单独的晶圆上。”“我相信”这三个字很简洁,却显示出他不凡的信心和抱负。

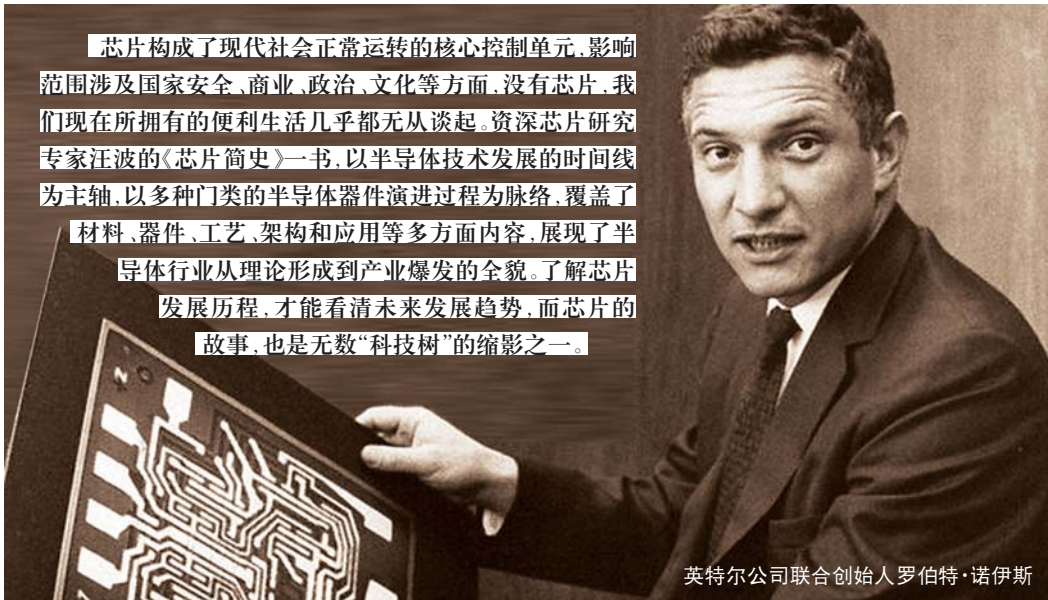
他的文章发表后,并没有立刻引起轰动。反而,业界当时流传着一个关于芯片的“厄运预言”。当晶体管中有电流流过时,一部分电能会转换为热量。芯片中晶体管越多,热量也越多。人们估计,如果元件数量达到数百万个,它们产生的热量聚集在指甲盖大小的空间,热量密度会超过核反应堆,直逼火箭的喷射口,导致芯片熔化。这意味着当晶体管还没有缩小到极限时,芯片散热问题就能让摩尔定律提前“死亡”。

出乎意料的是,随着科技的不断进步,半导体产业后来几乎完全按照摩尔定律的节奏发展。

在过去的几十年,晶体管工艺

面对物理极限,芯片将往何处去

芯片构成了现代社会正常运转的核心控制单元,影响范围涉及国家安全、商业、政治、文化等方面。没有芯片,我们现在所拥有的便利生活几乎都无从谈起。资深芯片研究专家汪波的《芯片简史》一书,以半导体技术发展的时间线为主轴,以多种门类的半导体器件演进过程为脉络,覆盖了材料、器件、工艺、架构和应用等多方面内容,展现了半导体行业从理论形成到产业爆发的全貌。了解芯片发展历程,才能看清未来发展趋势,而芯片的故事,也是无数“科技树”的缩影之一。



英特尔公司联合创始人罗伯特·诺伊斯

节点从几十微米延伸到了1微米以下,又沿着500纳米、350纳米、250纳米、180纳米和130纳米一直延续到了100纳米以内,进入了90纳米、65纳米、45纳米和32纳米。进入20世纪第一个10年,摩尔定律又从22纳米工艺节点开始,向着14纳米、10纳米、7纳米和5纳米继续前进。

逼近物理极限

一枚芯片里晶体管的数量,从几个飙升到了上百亿个,这是了不起的进步。可如今,面对功耗、内存、开关功耗极限及算力瓶颈这几堵“高墙”,摩尔定律预测的翻倍节奏放缓成为不争的事实。不仅晶体管放慢了栅长缩短的脚步,内部热量达到了难以忍受的程度,而且开关频率停止了增长,半导体厂商更新换代的周期也变得越来越长。叱咤江湖的摩尔定律或许真的要失灵了。

然而,给外界的感觉是,芯片产业仍一片欣欣向荣。《芯片简史》的解释是,目前业界宣称的所谓10纳米、5纳米的“技术节点”并不是真实的,其对应的晶体管中根

本没有任何一个特征尺寸是10纳米或5纳米。例如,在台积电公司的“10纳米工艺节点”中,晶体管的栅间距为66纳米,而金属间距是44纳米,与10纳米相距甚远,不过是数字游戏罢了。

那么,如果真的像半导体厂商宣称的那样,未来几年的工艺节点将推进到1纳米甚至0.5纳米,又会怎样呢?书中介绍,一个硅原子的直径是0.5纳米,届时晶体管将只有1到2个原子大小。在这么小的尺寸下,海森堡不确定性原理将起作用,原本确定的0和1之间的界限将变得模糊,晶体管开关将彻底失效,而其上的计算芯片大厦也将轰然倒塌。因此《芯片简史》直言,这些所谓的“技术节点”的数值已经不代表任何真实尺寸,只是一种商业宣传的幻觉。

目前,晶体管正逼近物理极限,这一障碍与以往的技术障碍不同,谁也无法回避量子力学的限制。就连为公众熟悉的芯片加工“神器”光刻机,也正陷入尴尬境地。

光源为193纳米的浸没式光刻机,可以加工的最小栅间距约为34

纳米。193纳米的紫外光,本身无法用来加工这么小的尺寸,它需要经过多次曝光,分次加工线条的不同边缘,才能达到所需的精度。然而,加工尺寸越小,紫外光进行多重曝光所需的掩膜版数量也就越多,到了7纳米技术节点,就需要几十层掩膜版。掩膜版越多,加工步骤越多,意味着所花费的成本和时间也越多。10纳米工艺制造的晶圆,比14纳米工艺制造的晶圆贵了32%,而7纳米的技术节点,又比10纳米贵了14%。

作为进化形态,EUV光刻机的光源波长是13.5纳米,仅为浸没式光刻机的十分之一,是解决这一问题的希望,但新的问题又冒了出来。EUV光无法在空气中传播,因为这么短波长的光会被空气吸收掉。为此,机器内部的光传播路径和晶圆加工台所在区域要抽真空。可是,玻璃透镜会吸收EUV光,人们不得不放弃使用了几十年的透镜,改用反射镜。然而,普通的反射镜也会吸收EUV光。为此,阿斯麦尔公司发明了一种特殊的镜子,表面交替涂有硅和钼的薄层,每层只有几纳米厚。利用两种材料不同折

射系数的布拉格效应,每个交界处都可以反射一部分EUV光。EUV光在到达晶圆台前要经过12个反射镜,每次反射损失30%,最后只有约1%的光线能照射到晶圆片上。本来250瓦的光源,照到晶圆上只剩下2瓦。如此微弱的光线需要光刻胶极其敏感,但高灵敏度的光刻胶又会引起加工精度的波动……真正是,技术难题层出不穷,解决完一个,又冒出一个。

经过多次延迟,阿斯麦尔公司最终克服了难以想象的困难,制造出了人类历史上最精密的光刻机,每台成本高达2亿美元。遗憾的是,EUV光刻机很快也将达到极限。据预测,2028年半节距将达到极限的8纳米。那将会是“悬崖边缘”,再往前就是量子力学的不确定性统治的世界了。当光刻精度达到极限后,晶体管尺寸将无法继续缩减。

该思考得失了

回顾芯片发展史,令人感慨。如果说芯片产业是一棵大树,那么这棵大树起源于一颗很小的种子。这棵树的根是物理、化学和材料等基础学科,树干是半导体技术,各种器件和芯片组成了它的枝叶,这棵树不断地向上、向外扩展。

为了生长,大树需要将水分和养分从根部“泵”到如此高的枝头,同时它还需要在地下,朝着几乎与树冠相近的深度继续扎根下去。芯片产业也是如此,它也要向更深的基础科学扎根,吸取养分;而有创意的应用会在顶端萌芽冒出,带动下面的营养物质向上输送。如今,在芯片领域,人类已经抵达高高的树冠,这棵大树是否能继续成长,还要遵循一定的自然规律。

《芯片简史》认为,相较于解决具体技术问题的困难,也许更难的是人们省察自身。我们也要考虑为了解决问题而消耗的能源和产生的热量,反省对环境产生的不利影响。制造芯片消耗大量的水和电力,每制造一颗芯片,需要消耗约3.8升的水。而且,废弃的芯片无法自行降解,需要经过额外的步骤处理,才能不对环境造成污染,否则我们将被电子垃圾包围。

半导体制造虽然以硅为主要原料,但为了造出最尖端的芯片,人们已经将元素周期表中的一半元素都应用在芯片中,其中一些元素有极大毒性,在制造过程中不能外泄。早在仙童半导体公司和英特尔公司刚刚成立的年代,人们还没有意识到这个问题,一些有害元素就这样进入了土壤层。现在,人们正尽可能地减少有害元素的排放。

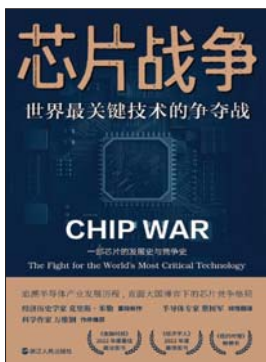
目前,人工智能、云计算需要大量芯片,消耗的电力和产生的热量惊人,许多服务器机房不得不建在寒冷或电力充沛的地方。如果我们不对微电子器件的功耗做出改善,那么到2030年,全世界四分之一的电力将消耗在各种微电子器件上。考虑到目前全球的电力仍主要由化石燃料供应,这将对碳排放控制造成巨大压力。

人文代价同样不容忽视。由于有了芯片和信息技术,短短几十年间,人类已经从信息匮乏时代,进入了信息过剩时代。我们生产了海量的数据,而且新数据仍在以指数级增长,过去十多年增加的数据,超过了人类历史上所有数据的总和。但这些数据如何才能转化为有效信息?如何才能在海量信息中坚定自我,避免被其淹没?隐私如何在大数据时代得到保护?我们的确需要停下脚步反思一下了。

【相关阅读】



《芯片简史》汪波著 湛庐文化 | 浙江教育出版社



《芯片战争》[美]克里斯·米勒著 之江文化 | 浙江人民出版社



《光刻巨人》[荷兰]瑞尼·雷吉梅克著 人民邮电出版社